

Frequência de Sistemas Digitais - 07 de Janeiro de 2005
Engenharia Electrotécnica e de Computadores - Engenharia Informática
Duração: 3 horas Sem consulta

Grupo I

- Obtenha a representação em binário dos seguintes números fraccionários:
 - $33,84375_{10}$;
 - $19,828125_{10}$.
- Calcule a soma em base 2 dos números das alíneas anteriores.
- O espaço de endereçamento da memória interna de um microcontrolador é definido entre os endereços $005F3_{16}$ e $F0EB7_{16}$. Determine o número de endereços disponíveis, em decimal, nesse espaço de endereçamento. Apresente os cálculos efectuados na base hexadecimal, caso contrário a sua resposta não será considerada.

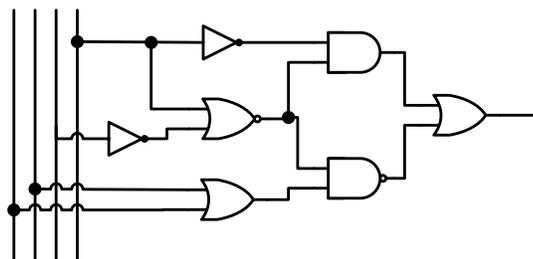
Grupo II

- Qual a vantagem principal associada à utilização de tecnologia MOS?
- Pretende-se ligar a saída de uma porta AND de um CI74ALS08 a 8 entradas de circuitos multiplexer CI74ALS153. Tendo em conta as características de FAN-OUT, dos respectivos circuitos, apresentados na tabela abaixo, verifique, justificando com os cálculos necessários, se tal é possível.

	Corrente de Entrada	Corrente de Saída
CI74ALS08		
	$I_{iH} = 20\mu A$	$I_{oH} = 0,4mA$
	$I_{iL} = 0,1mA$	$I_{oL} = 8mA$
CI74ALS153		
	$I_{iH} = 20\mu A$	$I_{oH} = 2,6mA$
	$I_{iL} = 0,1mA$	$I_{oL} = 24mA$

Grupo III

- Considere o seguinte diagrama lógico:



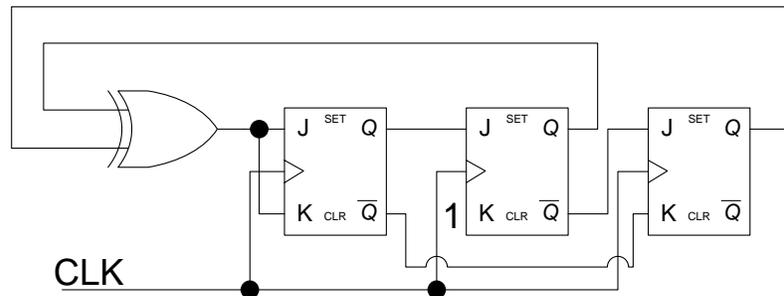
- a. Obtenha a função lógica implementada pelo seguinte diagrama lógico.
 - b. Simplifique a função obtida usando mapas de Karnaugh.
2. Pretende-se implementar a seguinte função lógica, com multiplexers 2:1

$$F(A, B, C) = AB + \bar{A}\bar{B} + \bar{A}B + ABC + A\bar{B}C$$

- a. Obtenha a tabela de verdade reduzida e desenhe o diagrama lógico correspondente.

Grupo IV

1. Desenhe o diagrama temporal originado pelo seguinte circuito durante 5 transições de relógio. Considere que **as saídas dos flip-flops estão inicialmente todas a um**. Considere o bit A (flip-flop mais à direita) como o menos significativo e que os flip-flops reagem no flanco ascendente.



2. Projecte um circuito lógico com flip-flops do tipo D para um sistema de iluminação decorativa de uma árvore de Natal, que implemente a seguinte sequência:

a	b	c	d	e	f	g	h	i
0	1	0	0	1	0	0	1	0
1	0	0	1	0	0	1	0	0
0	0	1	0	0	1	0	0	1
0	1	0	0	1	0	0	1	0
...

As variáveis binárias a, b, c, d, e, etc... correspondem a cada uma das luzes do sistema de iluminação. O sistema deve ser auto-corrector.

NOTA: Os exercícios constantes nesta prova não serão cotados, caso os alunos não apresentem os cálculos justificativos.