

Sistemas Digitais – Ficha Prática N° 5

Implementação de um conversor BCD de 7 segmentos com: Portas Lógicas e Multiplexers

Grupo: _____ Turma: _____

Elementos do Grupo:

1. Objectivo do trabalho

Pretende-se implementar um conversor BCD-7 segmentos, com portas lógicas. As saídas para os segmentos são activadas a zero (os segmentos acendem quando lhes é aplicado um nível 0). Desta forma a tabela funcional a implementar será:

D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	1
0	0	0	1	1	0	0	1	1	1	1
0	0	1	0	0	0	1	0	0	1	0
0	0	1	1	0	0	0	0	1	1	0
0	1	0	0	1	0	0	1	1	0	0
0	1	0	1	0	1	0	0	1	0	0
0	1	1	0	1	1	0	0	0	0	0
0	1	1	1	0	0	0	1	1	1	1
1	0	0	0	0	0	0	0	0	0	0
1	0	0	1	0	0	0	1	1	0	0
1	0	1	0	x	x	x	x	x	x	x
1	0	1	1	x	x	x	x	x	x	x
1	1	0	0	x	x	x	x	x	x	x
1	1	0	1	x	x	x	x	x	x	x
1	1	1	0	x	x	x	x	x	x	x
1	1	1	1	x	x	x	x	x	x	x

As funções das variáveis de saída deverão em princípio ser implementadas na FMSP, no entanto, se verificar que para uma determinada saída a FMPS fornece uma implementação muito mais simples, poderá escolher a FMPS (apenas para essa saída).

A implementação será feita assumindo que dispões apenas de portas E de 2 entradas e de 3 entradas e de portas OU apenas de 2 entradas. A função OU com mais que 2 entradas terão de ser realizadas por associação de 2 ou mais portas.

2. Implementação de um conversor BCD com portas lógicas

Síntese das funções FMSP e diagrama lógico

a) Preencha os mapas de Karnaugh para as funções de saída.

BA DC	00	01	11	10
00				
01				
11				
10				

Função a

BA DC	00	01	11	10
00				
01				
11				
10				

Função b

BA DC	00	01	11	10
00				
01				
11				
10				

Função c

BA DC	00	01	11	10
00				
01				
11				
10				

Função d

BA DC	00	01	11	10
00				
01				
11				
10				

Função e

BA DC	00	01	11	10
00				
01				
11				
10				

Função f

BA DC	00	01	11	10
00				
01				
11				
10				

Função g



b) Extraia as funções na FMSP

c) Desenhe o diagrama lógico para a implementação da FMSP com as portas lógicas de que dispõe (Es de 2 e 3 entradas e OU só de 2 entradas)

3. Implementação de um conversor BCD com multiplexers

⇒ Objectivo do Trabalho

Pretende-se implementar um circuito que converta um código BCD de 3 dígitos (isto é, com capacidade de representar os números de 0 a 7 em código de segmentos).

As saídas para os segmentos são activadas a zero (os segmentos acendem quando lhes é aplicado um nível 0, ou seja o visor é em cátodo comum). Desta forma, a tabela funcional a implementar será:

C B A	a	b	c	d	e	f	g
0 0 0	0	0	0	0	0	0	1
0 0 1	1	0	0	1	1	1	1
0 1 0	0	0	1	0	0	1	0
0 1 1	0	0	0	0	1	1	0
1 0 0	1	0	0	1	1	0	0
1 0 1	0	1	0	0	1	0	0
1 1 0	1	1	0	0	0	0	0
1 1 1	0	0	0	1	1	1	1

A implementação será feita assumindo que se dispõe apenas de multiplexers 4:2 (isto é, multiplexers com 4 entradas de dados e 2 de selecção), correspondentes aos circuitos integrados 74153.

Notar que o 74153 inclui 2 multiplexers cujas entradas de selecção são comuns. À entrada STROBE deve ser aplicado um valor lógico determinado para que o multiplexer funcione normalmente.

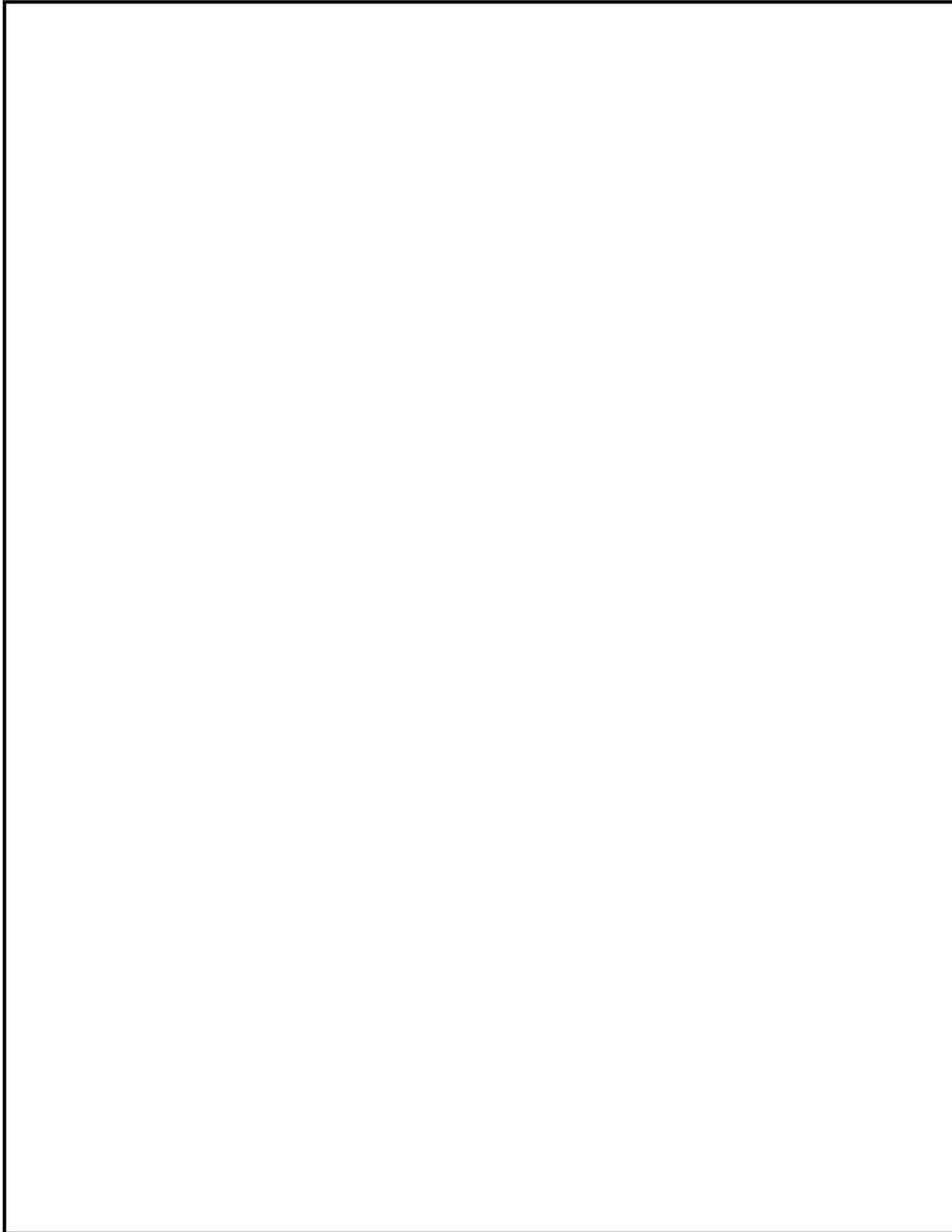
Execução do trabalho

Passagem à forma implementável por multiplexer:

a) Passe a uma tabela de verdade reduzida (a variável reduzida é de escolha arbitrária).



b) Desenhe o diagrama lógico para a implementação com os circuitos 74153.



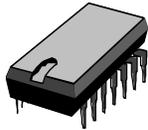
NOTAS:

1- As características eléctricas de saídas dos integrados utilizados possibilitam as ligações aos LEDs do visor de 7 segmentos. Uma saída LSTTL não pode ser ligada a mais de um LED e uma saída TTL standard não pode ser ligada a mais de 2 LEDs.

2- Não é necessário utilizar inversores porque os comutadores do módulo de teste fornecem as saídas na forma directa e na forma complementada.

Montagem

Utilize os comutadores do modulo de teste para fornecer as entradas e visualize as funções de saída nos LEDs do modulo, de modo a verificar a tabela funcional. Em seguida poderá fazer uma verificação adicional ligando as saídas a um visor de segmentos



Circuito integrado: **74LS153 (duplo multiplexer 4:1)**

Tabela Funcional:

Select		Data Inputs				Strobe	Output
B	A	C0	C1	C2	C3	G'	Y
X	X	X	X	X	X	1	0
0	0	0	X	X	X	0	0
0	0	1	X	X	X	0	1
0	1	X	0	X	X	0	0
0	1	X	1	X	X	0	1
1	0	X	X	0	X	0	0
1	0	X	X	1	X	0	1
1	1	X	X	X	0	0	0
1	1	X	X	X	1	0	1