

Sistemas Digitais – Ficha Prática Nº 2

Uniformização de circuitos com portas NAND e NOR

Simplificação de funções com mapas de Karnaugh

Desenho de circuitos digitais

Implementação de funções lógicas na forma mínima soma de produtos

Grupo: Turma:

Elementos do Grupo:

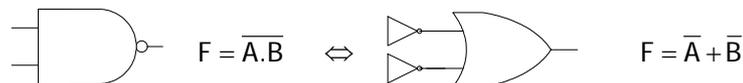
Nota: Os resultados e exercícios têm de ser entregues no final da aula.

1. Uniformização de circuitos com portas NAND e NOR

A introdução de duas negações seguidas numa linha não altera a função. Assim, à saída de cada AND coloca-se uma negação e a segunda negação coloca-se, na mesma linha, à entrada do OR.

A forma canónica da soma de produtos pode ser sempre realizada por um circuito NAND, do mesmo modo, a forma canónica do produto de somas pode ser sempre realizada por um circuito NOR de 2 níveis.

Deve-se ter em atenção que, pela lei de DeMorgan:



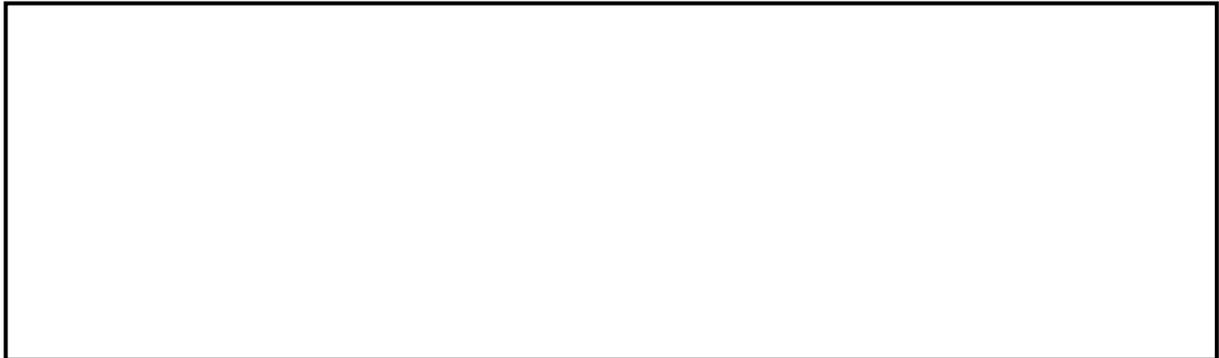
EXERCÍCIOS:

1. Usando apenas portas NAND desenhe o diagrama lógico da função:

$$F = A.B + \bar{A}.\bar{C} + B.\bar{C}$$

2. Usando apenas portas NAND desenhe o diagrama lógico da função:

$$F = A.C + A.D + B.E + B.F$$



2. Simplificação de funções pelos mapas de Karnaugh

Existem vários métodos gráficos que são usados na simplificação das equações. No entanto o único método que irá ser analisado consiste no método de Karnaugh, mas desde já ressalta-se que o método gráfico, só por si, nem sempre é possível de ser utilizado. Por vezes, torna-se necessário a aplicação de ambos os métodos (algébrico e gráfico).

O Mapa de Karnaugh é um método gráfico de simplificações de expressões booleanas e consiste, basicamente, numa tabela de verdade de um formato diferente. Um diagrama de três variáveis é apresentado na tabela seguinte:

C AB	00	01	11	10
0	$\overline{A} \overline{B} \overline{C}$	$\overline{A} B \overline{C}$	$A B \overline{C}$	$A \overline{B} \overline{C}$
1	$\overline{A} \overline{B} C$	$\overline{A} B C$	$A B C$	$A \overline{B} C$

Célula →

Tabela 1

Cada linha do mapa corresponde uma linha da tabela de verdade, mas visualizada de maneira diferente. As células são ordenadas de modo a que só uma variável muda num movimento vertical ou horizontal (EX: 00 → 01 → 11 → 10), ou seja, cada célula difere das suas células adjacentes apenas numa variável. Para uma expressão de 4 variáveis, tem-se o mapa de Karnaugh da tabela 2.

CD AB	00	01	11	10
00	$\overline{A} \overline{B} \overline{C} \overline{D}$	$\overline{A} B \overline{C} \overline{D}$	$A B \overline{C} \overline{D}$	$A \overline{B} \overline{C} \overline{D}$
01	$\overline{A} \overline{B} C \overline{D}$	$\overline{A} B C \overline{D}$	$A B C \overline{D}$	$A \overline{B} C \overline{D}$
11	$\overline{A} \overline{B} C D$	$\overline{A} B C D$	$A B C D$	$A \overline{B} C D$
10	$\overline{A} \overline{B} \overline{C} D$	$\overline{A} B \overline{C} D$	$A B \overline{C} D$	$A \overline{B} \overline{C} D$

Tabela 2

Nota: para se usar este método é necessário adaptar a função booleana à forma canónica – **soma de produtos** (AND-OR).

EXERCÍCIOS:

3. Preencha o mapa de Karnaugh correspondente à função booleana:

$$F = (AB + CD)(A\bar{C} + BD)$$

AB \ CD	00	01	11	10
00				
01				
11				
10				

4. Considerando o diagrama lógico seguinte, determine a equação da função lógica implementada e implemente-a de novo, de modo a empregar o menor número possível de portas lógicas.

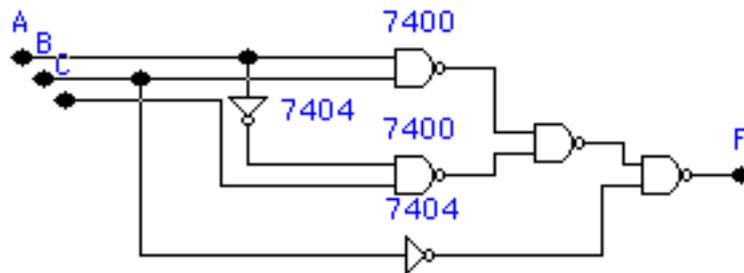


Figura 1



5. Analisando o circuito seguinte, determine a sua equação de saída, a tabela de verdade e a implementação simplificada com o menor número de portas lógicas.

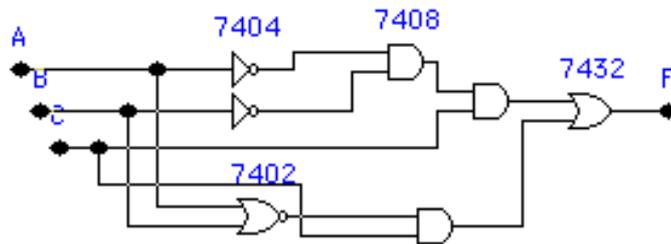
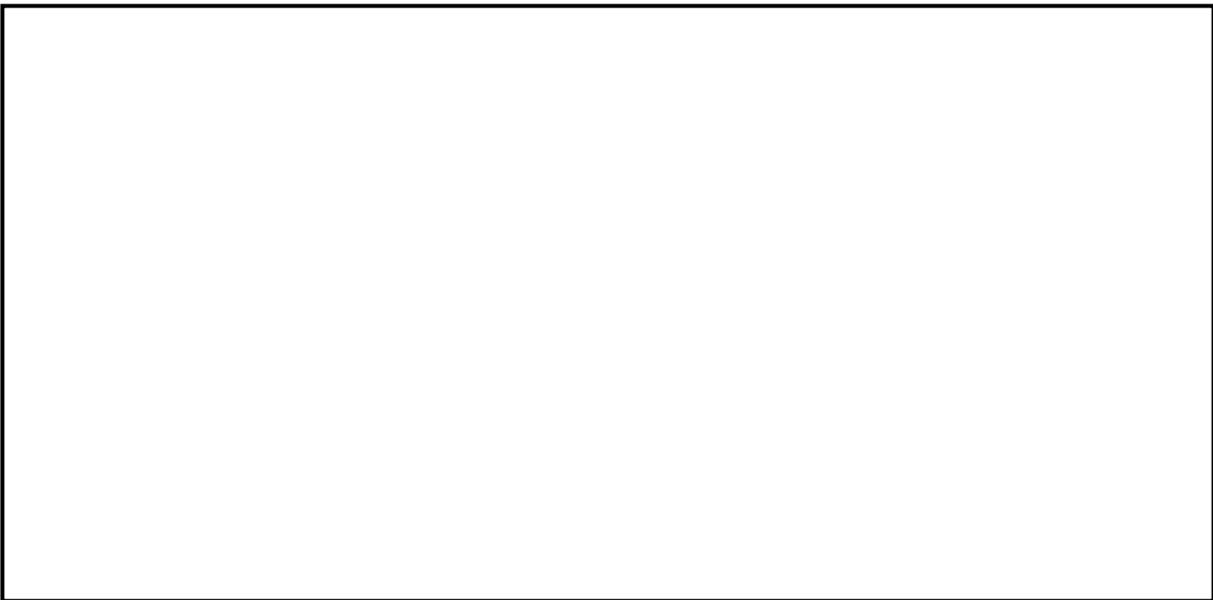


Figura 2



3. Desenho de Circuitos Digitais

- 1- Obter a tabela de verdade que representa a função lógica a implementar a partir das condições físicas de funcionamento do circuito.
- 2- Reduzir a equação da função; isto faz-se a partir da respectiva tabela de verdade.
- 3- Simplificar a equação obtida da tabela de verdade.
- 4- Implementar o circuito com portas lógicas tentando conseguir um ou vários dos seguintes objectivos:
 - Implementar com o menor número de portas possíveis.
 - Implementar com um único tipo de portas
 - Implementar com o menor número de circuitos integrados
 - Implementar o circuito mais económico



b) Obtenha as FMSP, utilizando o método de simplificação baseado em mapas de Karnaugh.

c) Apresente o circuito lógico referente ao problema. Utilize lógica combinacional.



d) Represente o mesmo circuito, mas utilizando os circuitos integrados adequados.



e) Implemente o esquema que obteve em laboratório e tire conclusões.

