

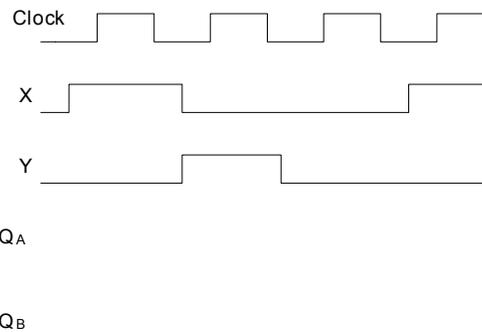
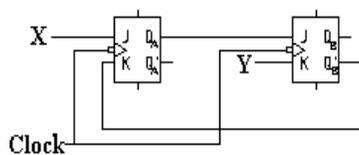
## Sistemas Digitais – Aula Prática N° 10

### Revisões:

- Síntese de circuitos sequenciais
- Análise de circuitos sequenciais
- Circuitos de lógica programável

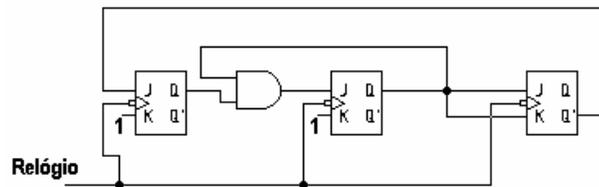
1. Para o circuito da figura, complete o diagrama temporal, assumindo que os tempos característicos dos flip-flops (tempo de preparação, manutenção e tempo de propagação de relógio para a saída) são nulos.

### Diagrama Temporal

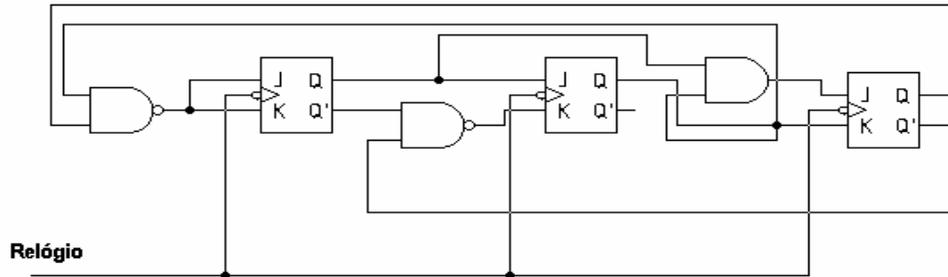


Nota: O estado inicial das variáveis  $Q_A$  e  $Q_B$  é 0 0.

2. Represente o diagrama temporal das saídas dos três flip-flops ( $Q_0$ ,  $Q_1$ ,  $Q_2$ ), durante seis transições de relógio. O estado inicial das saídas é “1”. (Apresente os cálculos que efectuar, caso contrário a resposta não será validada). Considere o bit A como o menos significativo.



3. Analise o seguinte circuito, determinando o seu diagrama de estados. Considere o bit A como o menos significativo.



$Q_n \rightarrow Q_{n+1}$	J	K
0 0	0	X
0 1	1	X
1 0	X	1
1 1	X	0

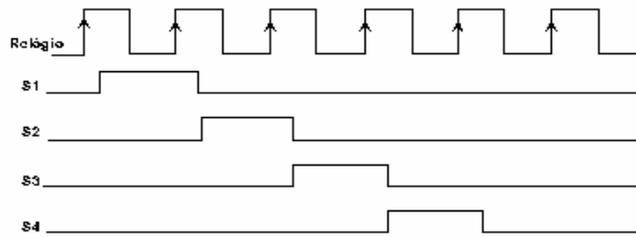
Tabela 1: Tabela de excitação do flip-flop J-K

J	K	$Q_{n+1}$
0	0	$Q_n$
0	1	0
1	0	1
1	1	$\overline{Q_n}$

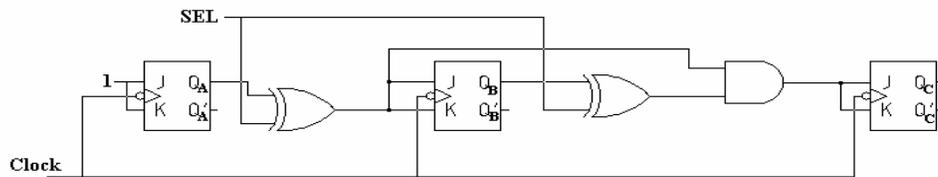
Tabela 2: Tabela funcional do flip-flop J-K

4. Sintetize um circuito que implemente um divisor de frequência por quatro, o qual produz 4 ondas desfazadas, tal como se mostra na figura seguinte. Projecte e implemente o circuito utilizando as portas lógicas que achar necessárias e flip-flops D.

**O circuito deve ser auto-corrector.**



5. Analise o seguinte circuito, determinando o seu diagrama de estados (note que o circuito tem uma entrada de controlo SEL).



$Q_n \rightarrow Q_{n+1}$		J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

Tabela 1: Tabela de excitação do flip-flop J-K

J	K	$Q_{n+1}$
0	0	$Q_n$
0	1	0
1	0	1
1	1	$\overline{Q_n}$

Tabela 2: Tabela funcional do flip-flop J-K

6. Implemente um contador binário de 3 bits, utilizando flip-flops D, que tem como sequência de saída o código binário natural. Deve projectar um contador que verifica a seguinte sequência: 0 1 2 3 4 5 0 1 2 3 4 5 0...

**O circuito deve ser auto-corrector.**

7. Implemente o circuito anterior com um PAL que achar apropriado.
8. retende-se construir um circuito que tem por entradas as linhas A0, A1, A2 e A3 correspondentes a uma palavra A e as linhas B0, B1, B2 e B3 correspondentes a uma palavra B e que apresente nas saídas S0 e S1 o código binário da primeira posição de bit em que as duas palavras diferem. Quando as duas palavras são iguais bit a bit, os valores de S0 e S1 são indiferentes. O funcionamento pretendido está representado na tabela seguinte:

Entradas	Saídas
A0 A1 A2 A3 B0 B1 B2 B3	S1 S0
≠ x x x	0 0
= ≠ x x	0 1
= = ≠ x	1 0
= = = ≠	1 1
= = = =	x x

Implemente o circuito pretendido com um PAL à sua escolha. Deve apresentar o fundamento que o levou à escolha do PAL, incluindo a verificação da implementabilidade do PAL escolhido.