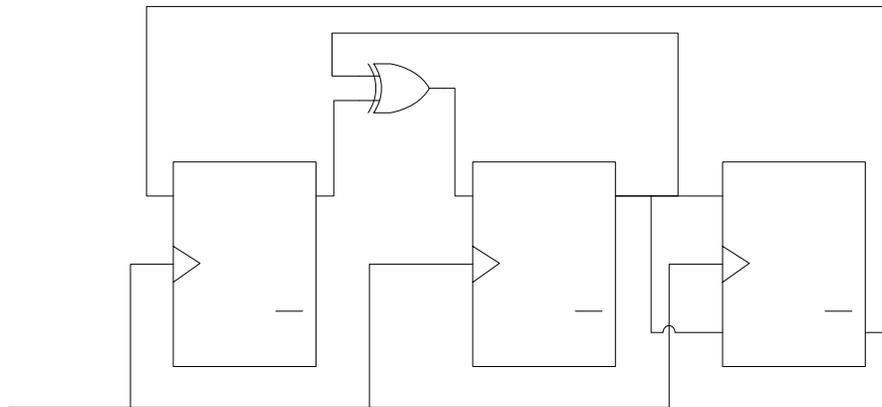




PARTE PRÁTICA

1. Represente o diagrama temporal das saídas dos três flip-flops (Q_C , Q_B , Q_A), durante seis transições de relógio. O estado inicial das saídas é “0, 1, 1”. (Apresente os cálculos que efectuar, caso contrário a resposta não será validada). Considere o bit A como o menos significativo.



Considere que o relógio reage no flanco ascendente.

2. Projecte um contador, com flip-flops D, que apresente nas suas saídas a seguinte sequência: 1-2-3-4-5-1....O contador deve ter uma entrada ENABLE que inibe a contagem quando se encontra a “0” e permite a contagem quando se encontra a “1”. **O contador deve ser AUTO-CORRECTOR.**
3. Pretende-se implementar um circuito votador de 3 entradas com um multiplexer 4:1. Um circuito votador de 3 entradas tem a saída a “0” se 2 ou mais entradas estão a “0” e a “1” se duas ou mais entradas estão a “1”.

J SET Q
C